

В.И. Виноградов

(Институт ядерных исследований АН СССР, Москва),

В.В. Манойлов, А.А. Фирсов

(Институт аналитического приборостроения АН СССР,
Ленинград)

МОДУЛЬНАЯ АППАРАТУРА СВЯЗИ НА СВЕТОВОДАХ ДЛЯ МНОГОУРОВНЕВЫХ РАСПРЕДЕЛЕННЫХ СИСТЕМ СБОРА И ОБРАБОТКИ ДАННЫХ

Развитие распределенных систем автоматизации научного эксперимента и научных приборов требует построения достаточно гибкого, надежного и быстродействующего комплекта модулей для организации сопряжения ЭВМ верхнего уровня с аппаратурой ввода-вывода данных, непосредственно связанной с источниками первичной информации и с устройствами автоматизированного управления прибора или установки.

Применение для создания распределенных систем автоматизации волоконно-оптических линий связи (ВОЛС) позволяет повысить надежность, быстродействие (до 8 Мбит/с), осуществлять гальваническую развязку, обеспечить многоуровневый обмен информацией на расстоянии в сотни метров. Актуальной является также задача построения модулей связи, выполненных в соответствии с международными стандартами КАМАК и МЭК-821 (VME).

Модули связи в стандарте КАМАК

Модули ВОЛС, разработанные в Институте ядерных исследований АН СССР, выполнены в стандарте КАМАК (ширина 2 м) и обеспечивают радиальную двухстороннюю связь любых типов мини- и микроЭВМ, имеющих интерфейс КАМАК [1].

Основные характеристики модулей:

физическая скорость передачи данных в последовательном манчестерском коде 8 Мбит/с;

максимальная длина оптического волокна до 300 м;

передача данных по 16 разрядов в каждом кадре;

в модулях реализовано 10 команд КАМАК [1];

для организации системы дуплексной передачи данных между двумя ЭВМ используются два идентичных модуля и две оптоволоконные линии связи;

подтверждение конца передачи кадра обеспечивается автоматически;

модуль вырабатывает два запроса на формирование двух векторов прерываний: по готовности в приемной части модуля, по готовности канала в передающей части модуля;

возможен режим маскирования запросов для работы в режиме программных опросов готовности данных и готовности каналов связи.

Реализация модуля основана на промышленных изделиях оптоволоконной техники связи. Модули предназначены для создания радиальных сетей на базе микроЭВМ типа „Электроника-60“, а также микроЭВМ, встроенных в крейт КАМАК (типа МЭКС).

Модуль содержит схему мультиплексирования передаваемых данных, схему демultipлексирования принимаемых данных, выполненную на сдвиговых регистрах, электронно-квантовый преобразователь передатчика (квантово-электронный преобразователь приемника), схемы магистральных передатчиков, схемы двухнаправленных магистральных усилителей, схему интерфейсных команд КАМАК, регистры и логические схемы И и ИЛИ.

Для упрощения настройки и эксплуатации модуля оптические разъемы „вход“ и „выход“ можно соединить, при этом обеспечивается полный тестовый контроль всех узлов в условиях, близких к рабочему режиму.

Модули на основе магистрали МЭК-821 (VME)

Создание нового поколения систем автоматизации предполагает использование многопроцессорной магистрали в стандарте МЭК-821 (VME) и основано на концепции трехуровневой внутрисистемной иерархии, четырехуровневой иерархии в архитектуре систем и иерархии на уровне устройств [2].

Для практической реализации построения распределенных систем разработаны модули приемника и передатчика ВОЛС на основе магистрали в стандарте МЭК-821 (VME).

Приемник ВОЛС

Приемник ВОЛС предназначен для приема и преобразования последовательного цифрового формата данных, поступающих из модуля волоконно-оптического (МВО) в виде оптических сигналов, в параллельный цифровой формат данных и дальнейшей пересылки этих данных по магистрали МЭК-821 (VME) или накопления их в оперативном запоминающем устройстве (ОЗУ), подключаемом как самостоятельный модуль.

Функциональная схема приемника ВОЛС представлена на рис. 1. Приемник включает в себя следующие функциональные устройства: дешифратор адреса (ДА), дешифратор адреса прерывателя (ДАП), буфер сигналов управления (БСУ), приемопередатчик данных (ППД), формирователь запроса на прерывание и статусного слова (ФЗИСС), приемник-преобразователь (ПМП), регистр данных (РД), регистр состояния (РС), мультиплексор данных (МД), формирователь строка С1 (ФС1), передатчики в ОЗУ (ПД ОЗУ), устройство управления (УУ).

Дешифратор адреса (ДА). Адрес А01—А23 и адресный модификатор АМ0—АМ5 поступают на ДА, выполненный на программируемых логических матрицах (ПЛИМ) на микросхемах КР556РТ2. ДА осуществляет сравнение поступающего адреса и адресного

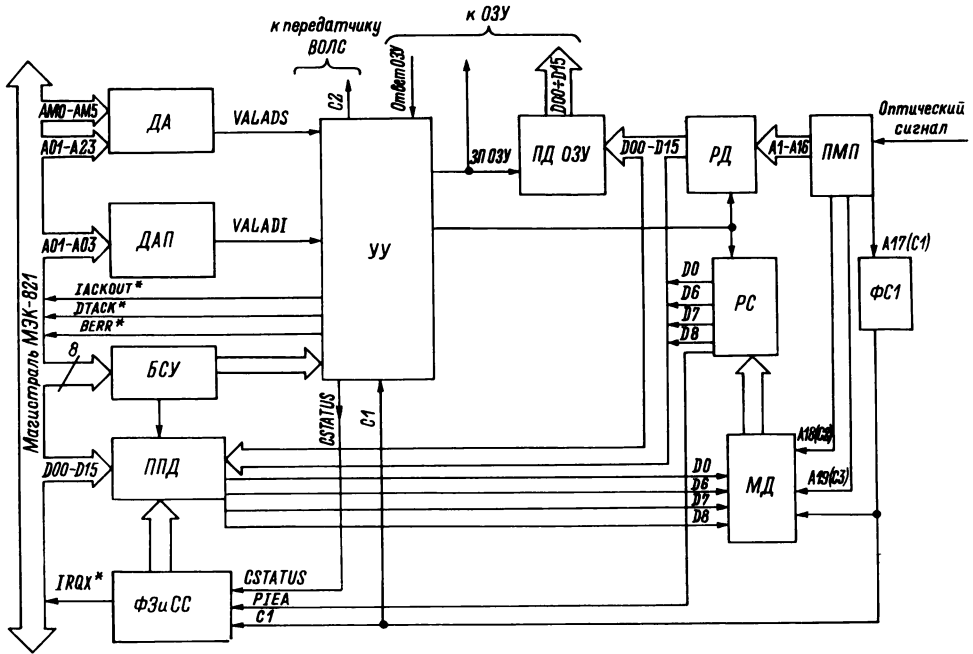


Рис. 1. Функциональная схема приемника ВОЛС

модификатора с предварительно запрограммированными и в случае их совпадения выдает сигнал VALADS.

Дешифратор адреса прерывателя (ДАП) дешифрует код, поступающий по линиям A01—A03 в цикле прерывания (при IACK* = 0), если сигнал разрешения прерывания IACKN* = 0 и SREQ = 1. Выбор одного уровня прерывания из восьми осуществляется пользователем путем предварительной установки переключки. ДАП выполнен на микросхеме K555ИД7, на входе стоит буфер адреса, выполненный на микросхеме K555АП4.

Буфер сигналов управления (БСУ) выполнен на микросхеме K555АП4 и предназначен для приема с магистрали сигналов AS*, DSO*, DSI*, LWORD*, WRITE*, IACK*, IACKN*, RESET*.

Приемопередатчик данных (ППД) осуществляет передачу данных на магистраль МЭК-821 в направлении, определяемом значением буферизированного сигнала управления записью BWRITE*. При BWRITE* = 0 данные передаются с магистрали на ВОЛС, при BWRITE* = 1 от ВОЛС — на магистраль. В качестве приемопередатчиков используются микросхемы KP580BA86.

Формирователь запроса на прерывание и статусного слова (ФЗиСС) выдает запрос (IRQX*) на линию, номер которой задается пользователем путем установки переключки. Условием выдачи запроса является наличие разрешения прерывания PIEA = 1 и запроса SREQL = 0, который вырабатывается после при-

ходе информации с МВО. В цикле прерывания ФЗИСС передает статусное слово CSTATUS/ID на шину данных магистрали D0—D7, сопровождая его сигналом DTACK*. Исходное статусное слово формируется пользователем путем установки замыкателей.

Приемник-преобразователь (ПМП). Серийный ПМП ШЯ2.008.000 преобразует принимаемый из МВО на свой оптический вход световой поток, промодулированный импульсной последовательностью в коде „Манчестер-кадр“, в 19-разрядный параллельный формат данных, из которых младшие 16 разрядов A1—A16 являются информационными, а старшие три используются для синхронизации и управления: A17(C1) — сигнал готовности; A18(C2) — сигнал подтверждения пересылки; A19(C3) — передача данных/передача управляющего сообщения.

Регистр данных (РД) предназначен для приема, хранения и передачи 16 младших разрядов, поступающих с ПМП либо на шину данных магистрали, либо в ОЗУ (при C3 = 0). Регистр выполнен на микросхемах K555ИР22.

Регистр состояния (РС) и мультиплексор данных (МД). РС выполнен на микросхеме КС1804ИР и предназначен для приема, хранения и передачи на магистраль МЭК-821 управляющих сигналов. Через МД (микросхема K555КП11) возможна запись РС как со стороны магистрали, так и со стороны МВО. Чтение РС осуществляется по следующим разрядам шины данных: D0—C2, D6—PIEA, D7—C1, D8—C3.

Формирователь строба С1 (ФС1) выполнен на микросхеме K555АГЗ. ФС1 формирует короткий 200-наносекундный импульс С1 по переднему фронту сигнала А17, поступающего с ПМП. Этот импульс необходим в устройстве управления для организации внутрисхемной логики.

Передачики в ОЗУ (ПД ОЗУ). В режиме накопления информации в ОЗУ (C3 = 1) по сигналу запросчика ОЗУ (ЗП ОЗУ) происходит передача 16 разрядов данных из РД через передачики в ОЗУ. В качестве передачиков используются микросхемы КР580ВА86.

Устройство управления (УУ) анализирует сигналы управления BAS*, BDSO*, BDSI*, BLWORD*, BWRITE*, BIACK*, BIACKIN*, BRESET*, а также сигналы VALADS и VALADI, поступающие с ДА и ДАП; организует сигналы LDTACK, запись и чтение РД и РС, ЗП ОЗУ, сигнал подтверждения в передатчик ВОЛС; открывает или закрывает ППД, выдает сигнал CSTATUS управления выдачей STATUS/ID, слова в цикле прерывания, формирует выходной сигнал подтверждения прерывания IACKOUT* и сигнал подтверждения пересылки данных DTACK* и сигнал ошибки BERR* в соответствии со стандартом МЭК-821. Устройство управления выполнено на микросхемах КР556РТ2.

Приемник ВОЛС представляет собой плату размером 160×232 мм с навесными элементами. На специальных металлических планках укрепляется блок ПМП ШЯ2.008.000, выполненный в ме-

таллическом корпусе, к разъему „ВХ“ которого подсоединяется МВО. Электрическая связь ПМП с платой приемника ВОЛС осуществляется посредством двух жгутов, концы которых с одной стороны распаяны на контакты платы ВОЛС, с другой заканчиваются вилками РШ211-1-29(Х2) и РШ2Н-1-23(Х3). Приемник ВОЛС вставляется в стандартный каркас магистрали МЭК-821 с помощью двух 96-контактных разъемов.

Передатчик ВОЛС

Передатчик ВОЛС предназначен для приема 16-разрядной цифровой информации в параллельном формате из магистрали МЭК-821 или из ОЗУ, подключаемого как самостоятельный модуль преобразования и передачи по ВОЛС.

Функциональная схема передатчика ВОЛС представлена на рис. 2. Передатчик включает в себя следующие функциональные устройства: дешифратор адреса (ДА), дешифратор адреса прерывателя (ДАП), приемопередатчик данных (ППД), буфер сигналов управления (БСУ), запросчик прерывания (ЗП), передатчик-преобразователь (ПДП), регистр данных (РД), мультиплексор данных (МД), регистр состояния (РС), буферная схема данных (БСД), одновибратор (ОВ), буферная схема линии связи с ОЗУ (БСЛС ОЗУ), устройство управления (УУ).

Дешифратор адреса (ДА). Адрес А01—А23 и адресный модификатор АМ0—АМ5 поступают на ДА, выполненный на ПЛМ на

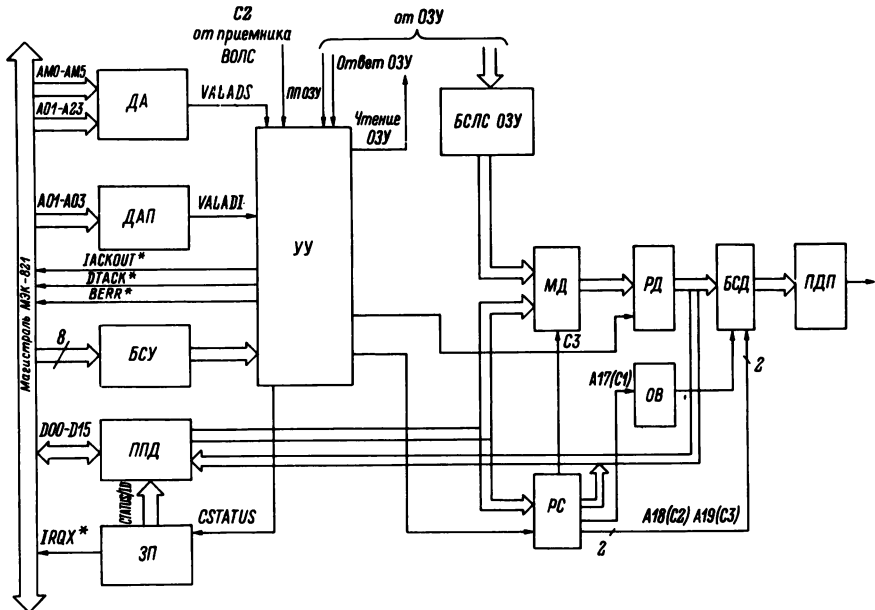


Рис. 2. Функциональная схема передатчика ВОЛС

микросхемах КР556РТ2. ДА осуществляет сравнение поступающего адреса и адресного модификатора с предварительно запрограммированными и в случае их совпадения выдает сигнал VALADS.

Дешифратор адреса прерывателя (ДАП) дешифрирует код, поступающий по линиям А01—А03 в цикле прерывания (при $IACK^* = 0$), если сигнал разрешения прерывания $IACKN^* = 0$ и $SREQ = 1$. Выбор одного уровня прерывания из восьми осуществляется пользователем путем предварительной установки переключки. ДАП выполнен на микросхеме К555ИД7, на входе стоит буфер адреса, выполненный на микросхеме К55АП4.

Буфер сигналов управления (БСУ) выполнен на микросхеме К555АП4 и предназначен для приема с магистрали сигналов AS^* , DSO^* , DSI^* , $WRITE^*$, $IACK^*$, $IACKIN^*$, $RESET^*$.

Приемопередатчик данных (ППД) осуществляет передачу данных на магистраль МЭК-821 в направлении, определяемом значением буферизированного сигнала управления записью $BWRITE^*$. При $BWRITE^* = 0$ данные передаются с магистрали на передатчик ВОЛС, при $BWRITE^* = 1$ от передатчика ВОЛС — на магистраль. В качестве приемопередатчиков используются микросхемы КР580ВА86.

Запросчик прерывания (ЗП) выдает запрос $IRQX^*$ на линию, номер которой задается пользователем путем установки переключки. Условием выдачи запроса является наличие разрешения прерывания $PIEA = 1$ и запроса $SREQ_L = 0$, который вырабатывается после прихода сигнала подтверждения пересылки С2. В цикле подтверждения прерывания ЗП передает 8-разрядное статусное слово $STATUS/ID$ на шину данных магистрали (D0—D7), сопровождаемая его сигналом $DTACK^*$, статусное слово задается пользователем путем установки переключек.

Передатчик-преобразователь (ППП). Серийный ППП ШЯ2.008.003 преобразует принимаемую 19-разрядную цифровую информацию параллельного формата в световой поток, передаваемый по волоконному тракту. Входные разряды А1—А16 являются информационными, а А17—А19 используются для синхронизации и управления: А17(С1) — сигнал готовности, А18(С2) — сигнал подтверждения пересылки, А19(С3) — передача данных/передача управляющего сообщения.

Регистр данных (РД) предназначен для приема, хранения и передачи в ППП 16 информационных разрядов, поступающих из магистрали МЭК-821 или из ОЗУ. Имеется возможность считывания содержимого РД в магистраль МЭК-821. Регистр выполнен на микросхемах КС1804ИР1.

Мультиплексор данных (МД) служит для выбора источника информации, поступающей на вход РД. Источники загрузки РД определяются значением триггера (К155ТМ2), входящего в состав РС („0“ — магистраль МЭК-821; „1“ — ОЗУ). МД реализован на микросхемах К555КП11.

Регистр состояния (РС) служит для задания режима работ передатчика ВОЛС. В его состав входят три триггера К155ТМ2:

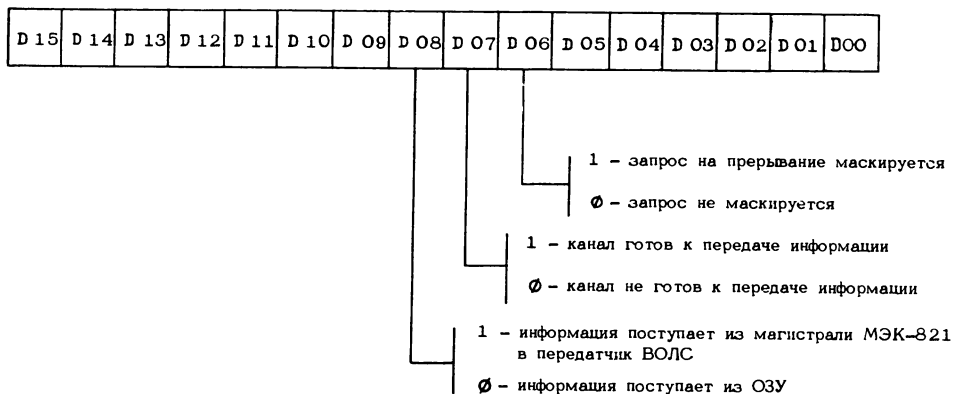


Рис. 3. Назначение разрядов РС со стороны шины данных магистрали

готовности канала (ТГК), маскирования прерывания (ТМП), источника информации (ТИИ). РС является программно-доступным по отношению к магистрали МЭК-821. Назначение разрядов РС со стороны шины данных магистрали приведено на рис. 3.

Все три триггера РС могут быть сброшены по сигналу SYSRESET* магистрали МЭК-821. Кроме того, ТГК аппаратно устанавливается и сбрасывается в соответствии с текущим состоянием волоконно-оптического канала передачи информации, а ТИИ сбрасывается по сигналу переполнение ОЗУ (ПП ОЗУ).

Буферная схема данных (БСД) и одновибратор (ОВ) БСД реализована на микросхемах К555АП6. На ее входы поступают 16 разрядов данных из РД и три старших разряда из УУ. Выходы БСД через разъем соединены с входами ПДП. ОВ запускается по сигналу от УУ и в течение 5.5 мкс держит выходы БСД открытыми; за это время осуществляется цикл передачи 19-разрядного кадра.

Буферная схема линии связи с ОЗУ (БСЛС ОЗУ) обеспечивает требуемые электрические параметры сигналов, поступающих от ОЗУ. Реализована на микросхемах КР580ВА87.

Устройство управления (УУ) анализирует сигналы управления BAS*, BDSO*, BDSI*, BWRITE*, BIACK*, BIACKIN*, BRESET*, а также сигналы VALADS и VALADI, поступающие с ДА и ДАП, сигналы „Ответ ОЗУ“ и ПП ОЗУ, сигналы подтверждения пересылки С1 и С2, формирует сигналы IACKOUT*, DTACK*, сигналы записи и чтения РД и РС, сигнал „Чтение ОЗУ“, сигналы С1, С2, С3 для передачи их по ВОЛС, сигналы управления приемопередатчиками, сигнал CSTATUS, управляющий выдачей статусного слова.

Конструкция передатчика ВОЛС аналогична конструкции приемника ВОЛС.

ЛИТЕРАТУРА

1. Виноградов В.И., Каравичева Т.Л. Многомашинная система автоматизированных рабочих мест на основе волоконно-оптической связи. — М.: ИЯИ АН СССР. 1988.

2. Ланин Е.В., Манойлов В.В., Новиков Л.В. Архитектура нового поколения систем автоматизации на основе стандарта VME, встраиваемых в приборы для научных исследований // Новости ИАИ. — 1987. — Вып. 4. (61).

Рукопись поступила 20.07.90